

English Abstract attached

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-244474

(43)Date of publication of application : 19.09.1995

(51)Int.Cl. G09G 5/36
G09G 5/36
G06T 1/60
G06T 3/60
H04N 5/64

(21)Application number : 06-054794

(71)Applicant : WAAKU BITSUTO:KK

(22)Date of filing : 02.03.1994

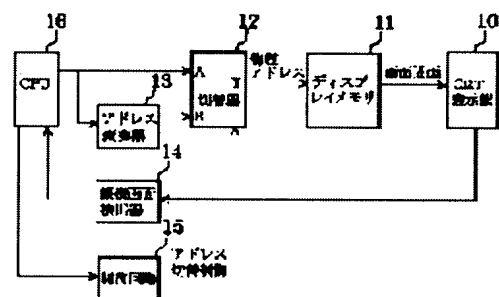
(72)Inventor : HIDENAGA HIROYUKI

(54) PICTURE DISPLAY DEVICE

(57)Abstract:

PURPOSE: To increase a plotting speed of characters and graphics on a screen when a display is changed from a horizontal screen to a vertical screen, and vice versa.

CONSTITUTION: When a horizontal screen displayed on a CRT display section 10 is displayed on a vertical screen, a CPU 16 detects whether it is a horizontal screen or a vertical screen by inputting the number of dots of length and breadth of the screen by a horizontal and vertical screen detector 14. And the CPU 16 selects a self address or an address generated by an address converter 13 by controlling a switch 12 by a control circuit 15, and writes picture data of characters and graphics in a display memory 11 based on this selected address.



LEGAL STATUS

[Date of request for examination] 02.03.1994

[Date of sending the examiner's decision of rejection] 25.03.1997

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-244474

(43)公開日 平成7年(1995)9月19日

(51)Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
G 0 9 G 5/36	5 3 0 E	9471-5G		
	5 2 0 K	9471-5G		
G 0 6 T 1/60				
			G 0 6 F 15/ 64	4 5 0 G
			15/ 66	3 5 0 B
	審査請求 有	請求項の数 4	F D (全 13 頁)	最終頁に続く

(21)出願番号 特願平6-54794

(22)出願日 平成6年(1994)3月2日

(71)出願人 592036265

株式会社ワークビット

神奈川県大和市中央1丁目7番20号

(72)発明者 秀永 洋之

東京都町田市つくし野1丁目12番19号

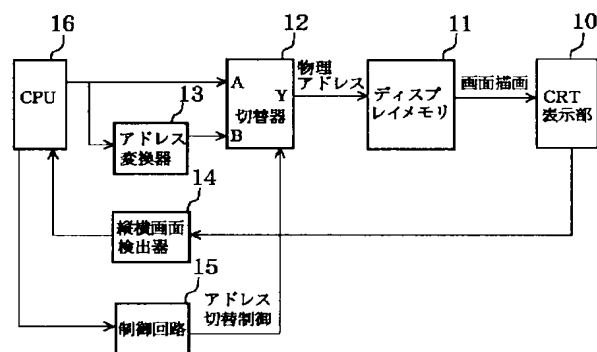
(74)代理人 弁理士 西村 征生

(54)【発明の名称】 画像表示装置

(57)【要約】

【目的】 横長画面に現在表示されている文字や図形を縦長画面に表示する場合、又は縦長画面に現在表示されている文字や図形を横長画面に表示する場合に、表示変更する画面への文字や図形の描画速度を速くする。

【構成】 C R T表示部10に表示されている横長画面を、縦長画面に表示する場合、C P U 16は、横縦画面検出器14により、現在の画面の横や縦のドット数を入力することにより、横長画面又は縦長画面を検出する。そして、C P U 16は、制御回路15で切替器12を制御することにより、自己のアドレス又はアドレス変換器13で作成されたアドレスを選択して、この選択したアドレスに基づいてディスプレイメモリ11に、文字や図形の画像データを書き込む。



【特許請求の範囲】

【請求項 1】 文字や図形の画像データを格納する画像記憶部と、該画像記憶部のアドレスと表示位置とが対応する横長画面又は縦長画面を備えた表示部と、アドレスを指定して前記画像記憶部に画像データを書き込むとともに、書き込んだ画像データを読み出して前記表示部に表示させる画像制御部とを備える画像表示装置であつて、

横長画面に現在表示されている文字や図形を縦長画面に表示変換する場合、又は縦長画面に現在表示されている文字や図形を横長画面に表示変換する場合に、前記画像制御部から前記画像記憶部に指定された現在の横長画面又は縦長画面の画面の表示位置と対応する第 1 のアドレスが、表示変換後の横長画面又は縦長画面の画面の表示位置と一致するように、第 1 のアドレスから前記表示位置と対応する第 2 のアドレスを算出して前記画像記憶部に指定するアドレス計算手段を付加してなることを特徴とする画像表示装置。

【請求項 2】 前記アドレス計算手段は、前記画像制御部から指定された前記画像記憶部の第 1 のアドレスを、表示変換後の横長画面又は縦長画面と対応する第 2 アドレスに変換する変換手段と、前記画像制御部からの第 1 のアドレス又は前記変換手段からの第 2 のアドレスを選択して、前記画像記憶部に選択したアドレスを指定する選択手段と、

横長画面に現在表示されている文字や図形を縦長画面に表示変換する場合、又は縦長画面に現在表示されている文字や図形を横長画面に表示変換する場合に、前記画像制御部から前記画像記憶部に指定された第 1 のアドレスが、表示変換後の横長画面又は縦長画面の画面の表示位置と一致する場合は、前記選択手段を制御して、前記第 1 のアドレスを前記画像記憶部に指定し、前記第 1 のアドレスが、表示変換後の横長画面又は縦長画面の画面の表示位置と一致しない場合は、前記選択手段を制御して、前記変換手段からの第 2 のアドレスを前記画像記憶部に指定する選択制御手段とを備えてなることを特徴とする請求項 1 記載の画像表示装置。

【請求項 3】 前記アドレス変換手段は、画像制御部から示された第 1 のアドレスに基づいて第 2 のアドレスを作成する場合に、前記第 1 のアドレスの一部を所定の数で割り、割って得られた商を前記第 2 のアドレスの一部とする割算手段と、該割算手段の計算結果による余りの数値により、前記第 2 のアドレスの一部の数値を決める余り生成手段と、前記第 1 のアドレスの一部を反転して前記第 2 のアドレスの一部とする反転手段とを備えてなることを特徴とする請求項 2 記載の画像表示装置。

【請求項 4】 前記割算手段は、前記第 1 のアドレスの一部に、2 のべき乗分の 1 を加えることにより割算計算を行うことを特徴とする請求項 3 記載の画像表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、コンピュータから送られてきた文字や図形を画面に表示する画像表示装置に関する。

【0002】

【従来の技術】 近年、パーソナルコンピュータやオフィスコンピュータで用いられる画像表示装置（以下、ディスプレイ装置ともいう）においては、コンピュータから送られてきた文字や図形を、ただ画面に表示するだけの機能だけではなく、画面を見易くしたり、グラフや表を見易くしたり、絵をリアルに表現したりというように、人にとって使い易くする機能も求められている。このような機能を用いることは、コンピュータを使用する者にとって、単に使い易くするだけでなく、仕事の能率を上げる効果もある。例えば、ディスプレイ装置の画面に、表示させるものが日本文の場合は、縦長画面を選択し、英文、グラフ又は表の場合は、横長画面を選択することにより、画面の表示を見易くすることができる。従来、ディスプレイ装置の横長画面や縦長画面を用いて、文字やグラフを表示させるには、従来、ビットマップディスプレイ方式と称される画面制御方式が採用される。このビットマップディスプレイ方式を採用するディスプレイ装置において、まず、カラーパレットを使用する場合、ディスプレイメモリのアドレスとビットマップディスプレイ装置の画面のドットの表示位置とは、1 対 1 で対応している。

【0003】 例えば、横長画面の場合、図 5 で示すように、ディスプレイメモリのアドレスとディスプレイ装置の画面のドットの表示位置とが対応している。すなわち、上左端のドットはアドレス「00000」（16 進数）と対応し、上右端のドットはアドレス「003FF」と対応し、下左端のドットはアドレス「BFC00」と対応し、下右端のドットはアドレス「BFFF F」と対応する。また、この横長画面を、90° 右回転した縦長画面の場合は、図 6 のようになる。すなわち、上左端のドットはアドレス「BFC00」と対応し、上右端のドットはアドレス「00000」と対応し、下左端のドットはアドレス「BFFFF」と対応し、下右端のドットはアドレス「003FF」と対応する。このため、例えば、横長画面に表示されている画像を縦長画面に変換する場合は、横長画面の各ドットのアドレスに基づいて縦長画面の各ドットのアドレスを計算する必要がある。そして、CPU により、計算されたアドレスが示す画面のドットの表示位置に、文字や図形を示すビットマップデータを指定された色で表示する。

【0004】 次に、従来のディスプレイ装置を用いて、上記横長画面に描画された図形を、上記縦長画面に書き替える処理について説明する。図 14 は、横長画面及び横長画面に直線を描画する処理について説明する図であり、同図（a）は横長画面に描画する図、同図（b）は

縦長画面を示している。同図（a）において、横長画面 70 に画面左上端から水平方向に、太さが 2 ドット長さが 10 ドットの直線を引く場合の描画手順を説明する。まず、始点アドレス 71 から終点アドレス 72 まで、1 段目の線を描画する。このとき、図 5 で示すように、アドレス「00000」が始点アドレス 71 であり、アドレス「00009」が終点アドレス 72 である。次に、始点アドレス 71 のアドレス「00400」から、終点アドレス 72 のアドレス「00409」まで 2 段目の直線を描画する。このとき、CPU により、上記アドレスと対応するディスプレイメモリの位置に、指定された色情報（1 バイトのデータ）のデータが書き込まれる。そして、ディスプレイメモリのアドレスと対応するディスプレイ装置の画面の表示位置に、上記色情報と対応する 2 段の色の線 70a が表示される。

【0005】次に、同図（b）において、縦長画面 80 に画面左上端から水平方向に、太さが 2 ドット長さが 10 ドットの直線を引く場合は、アドレスが縦長画面と異なるので、CPU（中央処理装置）により、アドレス計算を行う。横長画面から縦長画面に変更されたときに、ディスプレイメモリのそれぞれのアドレスとディスプレイ装置の画面の表示位置との対応関係は、横長画面の場合におけるアドレスとディスプレイ装置の画面の表示位置との対応関係から変化し、横長画面（図 5）では、ディスプレイメモリのアドレス「00000」が画面の左上端の表示位置に対応するのに対し、縦長画面（図 6）では、上右端に対応する。次に、同図（b）において、縦長画面 80 の 1 段目の線は、アドレス「BFC00」の始点アドレス 81 から 400h（16 進数）、すなわち 10 進数で“1024”ずつアドレスを減算し、この減算を 10 回繰り返すことにより、1 段目の終点アドレス 82 を算出する。次に、2 段目の線は、アドレス「BFC01」の始点アドレス 81 から 400h、すなわち 10 進数で“1024”ずつアドレスを減算し、終点アドレス 82 を算出する。そして、CPU により、算出されたディスプレイメモリのアドレスに色情報が書き込まれる。そして、ディスプレイメモリのアドレスと対応するディスプレイ装置の画面の表示位置に、上記色情報と対応する 2 段の色の線 80a が表示される。このように、横長画面に描画された直線を縦長画面に同じように描画する場合、または、横長画面に描画された図形を 90° 回転して横長画面に描画する場合には、CPU によるアドレス計算が必要である。

【0006】

【発明が解決しようとする課題】しかしながら、上述した従来のディスプレイ装置では、図形を 90° 右に回転する機能を用いて、横長画面に表示された図形を縦長画面に描画する場合、又は縦長画面に表示された図形を横長画面に表示する場合に、横長画面における任意の表示位置のドットのアドレスと、このドットの表示位置と同

じ表示位置における縦長画面のアドレスとが異なるため、表示位置のアドレス計算をする必要がある。このアドレス計算は、描画する図形が上述したような直線である場合は、簡単な減算で充分であるが、例えば、斜め線、三角形、円、楕円等の図形やそれらが複雑に組み合わせられた図形、アニメーション等の絵では、アドレス計算をさせるソフトウェアが複雑になるとともに、CPU によるアドレス計算に時間がかかるという問題がある。この結果、図形等を描画する速度が遅くなるとともに、主記憶がその複雑なソフトウェアで占められるため、主記憶の容量が不足する問題がある。また、CPU がアドレス計算の処理で占められるため、この処理の最中は、他のソフトウェアによる処理をすることができない。

【0007】この発明は、上述の課題を解決するためになされたもので、CPU によりアドレス計算をすることなく、縦長画面に表示された文字や図形を横長画面に表示変換できる、又は横長画面から縦長画面への表示変換できる画像表示装置を提供することを目的としている。

【0008】

【課題を解決するための手段】上記課題を解決するために、請求項 1 記載の画像表示装置は、文字や図形の画像データを格納する画像記憶部と、該画像記憶部のアドレスと表示位置とが対応する横長画面又は縦長画面を備えた表示部と、アドレスを指定して上記画像記憶部に画像データを書き込むとともに、書き込んだ画像データを読み出して上記表示部に表示させる画像制御部とを備え、さらに、横長画面に現在表示されている文字や図形を縦長画面に表示変換する場合、又は縦長画面に現在表示されている文字や図形を横長画面に表示変換する場合に、画像制御部から上記画像記憶部に指定された現在の横長画面又は縦長画面の画面の表示位置と対応する第 1 のアドレスが、表示変換後の横長画面又は縦長画面の画面の表示位置と一致するように、第 1 のアドレスから上記表示位置と対応する第 2 のアドレスを算出して上記画像記憶部に指定するアドレス計算手段を付加してなることを特徴としている。

【0009】また、請求項 2 記載の画像表示装置は、上記アドレス計算手段に、上記画像制御部から指定された上記画像記憶部の第 1 のアドレスを、表示変換後の横長画面又は縦長画面と対応する第 2 アドレスに変換する変換手段と、画像制御部からの第 1 のアドレス又は上記変換手段からの第 2 のアドレスを選択して、上記画像記憶部に選択したアドレスを指定する選択手段と、横長画面に現在表示されている文字や図形を縦長画面に表示変換する場合、又は縦長画面に現在表示されている文字や図形を横長画面に表示変換する場合に、画像制御部から上記画像記憶部に指定された第 1 のアドレスが、表示変換後の横長画面又は縦長画面の画面の表示位置と一致する場合は、上記選択手段を制御して、上記第 1 のアドレスを上記画像記憶部に指定し、上記第 1 のアドレスが、表

示変換後の横長画面又は縦長画面の画面の表示位置と一致しない場合は、上記選択手段を制御して、上記変換手段からの第2のアドレスを上記画像記憶部に指定する選択制御手段とを備えてなることを特徴としている。

【0010】また、請求項3記載の画像表示装置は、上記アドレス変換手段に、画像制御部から示された第1のアドレスに基づいて第2のアドレスを作成する場合に、上記第1のアドレスの一部を所定の数で割り、割って得られた商を上記第2のアドレスの一部とする割算手段と、該割算手段の計算結果による余りの数値により、上記第2のアドレスの一部の数値を決める余り生成手段と、上記第1のアドレスの一部を反転して上記第2のアドレスの一部とする反転手段とを備えてなることを特徴としている。

【0011】さらにまた、請求項4記載の画像表示装置は、上記第1のアドレスの一部に、2のべき乗分の1を加えることにより、割算計算を行う上記割算手段を備えることを特徴としている。

【0012】

【作用】上記発明の構成によれば、横長画面に現在表示されている文字や図形を縦長画面に表示する場合、又は縦長画面に現在表示されている文字や図形を横長画面に表示する場合に、上記アドレス計算手段により、画像制御部から指定された上記画像記憶部の第1のアドレスが、表示変換後の横長画面又は縦長画面と対応する第2のアドレスに変換される。したがって、例えば横長画面から縦長画面に表示する場合に、上記アドレス計算手段によって、第1のアドレスから縦長画面の表示位置と一致する第2のアドレスを生成することにより、上記画像記憶部に指定された第1のアドレスの示す現在の画面の表示位置と、上記第1のアドレスが示す表示後の縦長画面の画面の表示位置とを一致させることができる。

【0013】このため、画像制御部によるアドレス計算の必要がなくなり、そのアドレス計算の処理にかかる時間が節約できるため、横長画面から縦長画面又は縦長画面から横長画面に表示するときの画面への図形や文字の描画速度が速くなる。また、画像制御部によるアドレス計算の必要がないため、そのアドレス計算する複雑なソフトウェアを常時、主記憶に格納しておく必要がなく、その分主記憶の容量に余裕ができるので、主記憶を有効利用できる。また、画像制御部がアドレス計算の処理で独占されないため、画像制御部を合理的に用いることができる。

【0014】

【実施例】以下、図面を参照して、この発明の実施例について説明する。

◇第1実施例

図1は、この発明の第1実施例である画像表示装置の概略回路構成を示す回路ブロック図である。同画像表示装置は、CRT（Cathode Ray Tube）表示部10（表示

部）と、ディスプレイメモリ11（画像記憶部）と、切替器12（選択手段）と、アドレス変換器13（変換手段）と、縦横画面検出器14と、制御回路15（選択手段）と、CPU16（画面制御部）とから構成され、切替器12と、アドレス変換器13と、縦横画面検出器14と、制御回路15とがアドレスを計算するアドレス計算手段を形成している。CRT表示部10は、必要に応じて、縦置き、横置きできるようになっており、縦置きするときは、768（横）×1024（縦）ドットの縦長画面となり、横置きするときは、例えば1024

（横）×768（縦）ドットの横長画面となるようになされている。また、CRT表示部10は、図示しないパレットや画面制御回路も内部に有し、それぞれのドットを256色で色表示ができる。

【0015】ディスプレイメモリ11は、例えばアドレスL、L+1、…、Nのそれぞれに、画面の各ドットの色を決める1バイト（8ビット）の色情報を格納し、その色情報をCRT表示部10に出力する。また、ディスプレイメモリ11のアドレスとCRT表示部10の画面の表示位置は、それぞれ1対1で対応している。切替器12は、CPU16から指定された論理アドレスをA端子から入力するとともに、アドレス変換器13で論理アドレス（第1のアドレス）に基づいて計算された物理アドレスをB端子から入力し、制御回路15の制御により、A端子からの論理アドレス又はB端子からの生成された物理アドレス（第2のアドレス）いずれかを縦長画面用の物理アドレスとしてディスプレイメモリ11に出力する。アドレス変換器13は、CPUから指定された論理アドレスに基づいて計算することにより、これから表示変換する縦長画面用の物理アドレスに変換する。また、これから表示変換する画面が横長画面の場合は、CPUから指定された論理アドレスと横長画面の物理アドレスが一致するので、アドレス計算は行わない。

【0016】縦横画面検出器14は、CRT表示部10の現在の画面のサイズを検出して、CPU16に伝える。例えば、縦長画面の場合は、横のサイズが1024ドット、縦のサイズが768ドットなので、これらのドット数のデータをCPU16に伝える。制御回路15は、CPU16の指定により、切替器12を制御して、CPU16からの論理アドレス又はアドレス変換器13で変換された物理アドレスのいずれかを選択して、物理アドレスとしてディスプレイメモリ11に出力する。CPU16は、例えばCRT表示部10の現在の画面が横長画面である場合に、使用者から縦長画面への表示変更が指定されると、縦横画面検出器14により、CRT表示部10の現在の画面が横長画面であることを確認した後、制御回路15を介して切替器12を制御し、アドレス変換器13で生成された物理アドレスをディスプレイメモリ11に出力する。

【0017】次に、CRT表示部10の画面と、ディス

ブレイメモリ11とがどのように係わっているのかについて、詳細に説明する。図2は、カラーパレットを使用しない場合におけるCRT表示部の画面とディスプレイメモリ（ビデオメモリ）との関係を示す図、図3は、ビットマップデータがCRT表示部の画面に表示されるときの状態を説明する図である。ディスプレイメモリ11a（図2）は、LからNまでのそれぞれのアドレスに、8ビットのデータを格納している。ディスプレイ装置10は、画面22を有し、この画面22の各ドット（画素）が、ディスプレイメモリ11の各アドレスのビットデータと1対1で対応している。例えば、画面22の表示位置22aは、ディスプレイメモリ11のアドレスLの“10101010”のビットデータと対応し、表示位置22nはアドレスNの“01011011”のビットデータと対応する。また、このとき、画面22には、“1”のビットデータが黒点、“0”のビットデータが白点で表示される。

【0018】次に、図3のディスプレイメモリ11と画面22との関係において、CPUが文字や図形のデータを画面に書く時の処理について説明する。ビットマップデータ25は、例えば磁気ディスク等から主記憶に読み出される絵のデータであり、白部分23の“0”のビットデータと、黒部分24の“1”のビットデータとからなる。図示しないCPUは、ビットマップデータ25を8ビットずつ順次読み出して、その8ビットのデータを、画面22に対応するディスプレイメモリ11aのアドレスL、L+1、…、Nに書き込む。このディスプレイメモリ11aに書き込まれたデータは、CRT表示部10により、各アドレスと対応する画面の表示位置（ドット）に、ビットデータの“1”が黒点、“0”が白点で表示され、ビットマップデータ25による絵が画面22上に再現される。なお、このCRT表示部10において、絵の黒部分24を移動させる場合には、CPUがビットマップデータ25をディスプレイメモリ11aの各アドレスに書き込むときに、ディスプレイメモリ11a指定するアドレスを変更することにより行う。

【0019】図4は、カラーパレットを使用した256色のディスプレイ装置とディスプレイメモリとの関係を示す図である。同図において、ディスプレイメモリ11bは、アドレスL、L+1、…、Nのそれぞれに、1バイト（8ビット）のビットデータを有している。ただし、このビットデータは、CRT表示部10の画面22のドットと1対1で対応するのではなく、それぞれのアドレスに格納されている1バイトのデータが、画面22の1ドットの色を指定するデータとして用いられている。また、上記データは、パレット内部の色データを指定するインデックスデータとして用いられているだけであり、カラーパレットの分解能を決定しているわけではない。カラーパレット30は、ディスプレイメモリ11bからインデックスデータを受けると、自装置が持つ色

情報をディスプレイ装置に出力する。このカラーパレット30は、例えばディスプレイメモリ11bから指定されるインデックスデータ（8ビット）の色を16ビット分解能とすると、65536種類（ $65536=2^{16}$ ）の中から256色の色を表現できる。

【0020】CRT表示部10は、ディスプレイメモリ11bのそれぞれのアドレスL、L+1、…、Nの1バイト（8ビット）のデータによる色情報を受けると、各アドレスに対応する位置のドットを指定された色で表示する。例えば、画面22の表示位置32aはディスプレイメモリ11bのアドレスLと対応し、表示位置32aの色はアドレスLの8ビットの色情報により、「赤」が指定される。同様に、表示位置32bは、アドレスL+1と対応し、アドレスL+1のビットデータが同表示位置の色情報となり、表示位置22nは、アドレスNと対応し、アドレスNのビットデータが同表示位置の色情報となる。CRT表示部10に任意の画像を表示する場合は、CPUが主記憶装置又は補助記憶装置から表示させるビットマップデータを順次読み出し、ディスプレイメモリ11bの各アドレスに書き込む。そして、CRT表示部10は、ディスプレイメモリ11bに割り当てられたビットマップデータに基づいて、画面22のディスプレイメモリ11bのアドレスと対応する表示位置に色を表示する。

【0021】次に、ディスプレイ装置10の横長画面22a及び縦長画面22bとディスプレイメモリのアドレスとの関係について説明する図5はディスプレイメモリとディスプレイ装置の横長画面の表示位置との関係を示す図、図6はディスプレイメモリとディスプレイ装置の縦長画面の表示位置との関係を示す図である。横長画面22a（図5）は、解像度が1024×768ドット（dot）、256色表示のものであり、横方向は1024ドット、縦方向は768ドットからなる。これらの各ドットは、ディスプレイメモリの各アドレスと対応している。すなわち、左上端のドットはアドレス「00000」（16進数）と対応し、上右端のドットはアドレス「003FF」と対応し、下左端のドットはアドレス「BFC00」と対応し、下右端のドットはアドレス「BFFFF」と対応する。

【0022】ここで、1024×768ドット、256色を表示するのに必要なディスプレイメモリの大きさMENは、 $MEN=1024 \times 768 = 786432$ バイト
また、ディスプレイメモリのアドレスが0から始まる場合の最大アドレスMAXADRは、 $MAXADR=786432-1$ （BFFFFh：16進数）

となる。次に、縦長画面22b（図6）は、画面の各ドットとディスプレイメモリのアドレスとの関係が、上記横長画面を90°右回りに回転させた場合と同一にな

る。すなわち、縦長画面22bは、解像度が768×1024ドット、256色表示のものであり、横方向は768ドット、縦方向は1024ドットからなる。上左端のドットはアドレス「BFC00」（16進数）と対応し、上右端のドットはアドレス「00000」と対応し、下左端のドットはアドレス「BFFFF」と対応し、下右端のドットはアドレス「003FF」と対応する。この場合、横長画面22a41のドットの表示位置と同じ位置にある縦長画面41のアドレスは、異なっており、例えば、横長画面22aのアドレス「00000」と同じ表示位置における縦長画面22bのアドレスは「BFC00」となる。

【0023】図7は、CPU側から見たディスプレイメモリのアドレスとディスプレイ装置の画面の表示位置との関係を示す図であり、同図（a）は、横長画面におけるディスプレイメモリのアドレスを縦長画面用に配列した場合の図、同図（b）は、縦長画面におけるアドレスと画面の表示位置との関係を示す図である。同図（a）は、CRT表示部10が横長画面のときに、CPU16が画像データをディスプレイメモリ11に書き込むときに指定する論理アドレスであり、その論理アドレスを、縦長画面用に配列したときを示している。

【0024】すなわち、CRT表示部10が横長画面のときは、図5で示したように、横が1024ドット（上左端から上右端までのアドレス「00000」～「003FF」；16進数）縦が768ドット（右端の上から下までのアドレス「003FF」…「BFFFF」）である。これを、同図（b）の縦長画面22bのように、横を768ドット縦を1024ドットにすると、横がアドレス「00000」～「002FF」、縦がアドレス「002FF」…「BFFFF」となる。横長画面22aから縦長画面22bに変換する場合、CPUは、横長画面22aでディスプレイメモリに指定するアドレスに基づいて、縦長画面22bに対応する物理アドレスに変換する。例えば、論理アドレスが「00300」であれば、対応するアドレス「BFC01」に変換し、論理アドレスが「008FF」であれば、アドレス「00002」に変換する。

【0025】次に、この画像表示装置のアドレス変換処理について説明する。図8は、同アドレス変換の処理を説明するためのフローチャートである。まず、CRT表示部10（図1）の画面が横長画面で表示されているとすると、ディスプレイメモリ11のそれぞれのアドレスに格納されている1バイトのデータは、上記アドレスと対応する画面の表示位置の色情報となる。この色情報は、CRT表示部10の内部にあるカラーパレットにインデックスデータとして与えられ、CRT表示部10は、そのインデックスデータに基づいて、所定の表示位置に色を表示する。CPU16は、図形や文字の画像データを画面の所定の位置に表示するために、その位置と

対応するディスプレイメモリ11のアドレスを指定して、画像データを書き込む。この状態では、ディスプレイメモリ11とCRT表示部10の画面の表示位置との関係は、図5で示すようになる。

【0026】次に、CPU16は、キーボードを介して、使用者から画面の切替えの命令を受ける（ステップS10）。CPU16は、その指定を受けると、横縦画面検出器14により、横のドット数や縦のドット数を検出して、これらの数のデータから横長画面なのか縦長画面なのかを判断して、現在のCRT表示部10の画面の横縦を検出する（ステップS11）。CRT表示部10の画面が横長画面の場合は（ステップS12でYES）、CPU16からディスプレイメモリ11に指定される論理アドレスと、CRT表示部10の画面の表示位置とが、図5や図6のように、異なるので、論理アドレスを物理アドレスに変換する。このとき、CPU16は、制御回路15を制御して切替器12でB端子を選択する（ステップS15）。そして、アドレス変換器13により、CPUからの論理アドレスが縦長画面の表示位置と対応する物理アドレスに変換され、CRT表示部10では、横長画面から縦長画面への画面の表示変換が行われる（ステップS16）。

【0027】このとき、アドレス変換器13では、図7で示すように、CPU16からの論理アドレス「00300」であれば、縦長画面の物理アドレス「BFC01」に変換し、論理アドレス「008FF」であれば、物理アドレス「00002」に変換する。そして、CPUは、ディスプレイメモリ11のその物理アドレスで示す領域に、画像データを書き込む。次に、縦長画面から横長画面への表示変換の場合、CPUは、横縦画面検出器14により、現在の画面が縦長画面であれば（ステップS12でNO）、自己の論理アドレスを物理アドレスに変換する必要がないので、切替器12でA端子入力を選択し（ステップS13）、自己の論理アドレスをそのまま用いて、ディスプレイメモリ11に画像データの書き込みを行う。そして、CRT表示部10では、縦長画面から横長画面に変更される。

【0028】図9は、この画像表示装置におけるアドレス変換器と切替器の概略回路構成を示す回路ブロック図、また、図10は、CPUからディスプレイメモリに指定された論理アドレスを物理アドレスに変換する場合の手順を示す図、図11は論理アドレスから作成された物理アドレスの一例を示す図である。図9の回路は、反転回路61（反転手段）と、割算回路62（割算手段）と、余り生成回路63（余り生成手段）と、アドレス生成回路64とからなるアドレス変換器13（図1）と、マルチプレクサからなる切替器12（図1）とからなる。反転回路61は、アドレスの所定のビットとビットとの間を反転して、その反転した結果を、アドレス生成回路64に出力する。例えば、図10の論理アドレス1

Aにおいて、00ビット目から07ビット目を、「0」であれば「1」に反転し、「1」であれば「0」に反転する。割算回路62は、上記アドレスの一部を所定の数で割って、商を算出する。例えば、上記論理アドレスLAの08ビット目から19ビット目までの数を3で割る。

【0029】余り生成回路63は、割算回路62で論理アドレスLAの08ビット目から19ビット目までの数を、3で割ったときの余りの数を検出し、その余りの数により、所定のビットの数をアドレス生成回路64に出力する。例えば、余りが0のときは、図10の物理アドレスPAの18ビット目を「0」、19ビット目を「1」となる値を出力する。アドレス生成回路64は、アドレス変換器13の値と、反転回路61の値と、余り生成回路63の値を合成して、論理アドレスLAから物理アドレスPAを生成する。この結果、図11で示すように、論理アドレス「00300」から物理アドレス「BFC01」が生成される。また、切替器12は、図1の制御回路15から横長画面や縦長画面の切替信号（VH切替信号）を受けると、A端子に入力されたCPU16からの論理アドレス、又はB端子に入力されたアドレス変換器13で変換された物理アドレスのいずれかを選択して、Y端子からディスプレイメモリ11に出力する。

【0030】次に、アドレス変換器によるアドレスの変換処理について説明する。図12は、論理アドレスから物理アドレスを作成する処理を示すフローチャートである。まず、横長画面は、1024×768ドット、256色とし、この横長画面を、768×1024ドットの縦長画面に表示変換する。また、論理アドレスLAは20ビット、物理アドレスPAも20ビットとする。表示を横長画面から縦長画面に表示変換する場合、CPUからの論理アドレスを物理アドレスに次のように変換する。

【0031】図9において、アドレス変換器13は、CPU16（図1）から、図10に示す論理アドレスLAを受ける。反転回路61は、論理アドレスLAの00ビット目から07ビット目までの8ビットを取り出して反転し（ステップS20）、アドレス生成回路64に出力する。アドレス生成回路64では、その反転した8ビットを、生成する物理アドレスPAの10ビット目から17ビット目に入れることにより（ステップS21）、図10の処理①を終了する。例えば、図11では、論理アドレスLAの00ビット目から07ビット目までの「00000000」が「11111111」に反転され、物理アドレスPAの10ビット目から17ビット目に入れられる。

【0032】次に、割算回路62は、論理アドレスLAの08ビット目から19ビット目までの12ビットを取り出して、3で割り、その商をアドレス生成回路64に

出力する。アドレス生成回路64では、その商を、物理アドレスPAの10ビット目から17ビット目に入れることにより（ステップS22）、図10の処理②を終了する。例えば、図11では、論理アドレスLAの08ビット目から19ビット目までの「11000000000000」を3で割った商「1000000000」が、物理アドレスPAの00ビット目から09ビット目に入れられる。次に、アドレス生成回路64は、割算回路62の割り算による余りから、物理アドレスPAの18ビット目、19ビット目に所定の数を決めて、その結果を出力する。

【0033】アドレス生成回路64では、その結果を、物理アドレスPAの18ビット目、19ビット目に入れることにより、図10の処理③を終了し、物理アドレスを生成する。そして、割り算の余りが「0」であれば（ステップS23でYES）、物理アドレスPAの18ビット目を「0」、19ビット目を「1」とし（ステップS24）、割り算の余りが「1」であれば（ステップS25でYES）、物理アドレスPAの18ビット目を「1」、19ビット目を「0」とし（ステップS26）、割り算の余りが「2」であれば（ステップS27でYES）、物理アドレスPAの18ビット目を「0」、19ビット目を「0」とする（ステップS28）。また、ステップS27で、余りが、「0」でも、「1」でも、「2」でもないときは、エラー処理を行い、例えばそのエラーの内容を表示する（ステップS29）。

【0034】図11の場合は、余りが「0」なので、物理アドレスPAの18ビット目が「0」、19ビット目が「1」となり、図3で示すように、論理アドレス「00300」の画面の表示位置と対応する物理アドレス「BFC01」が生成される。以上のように、この第1実施例の構成によれば、ディスプレイ装置の画面を横長画面から縦長画面に表示するとき、ディスプレイメモリのアドレスの計算を、CPUで行うのではなく、専用のハードウェアであるアドレス変換器で行うようにしているので、アドレス変換の計算を速くすることができる。この結果、横長画面から縦長画面又は縦長画面から横長画面に表示するときの画面への画像の描画速度が速くなる。また、CPUによるアドレス計算の必要がないため、そのアドレス計算する複雑なソフトウェアを常時、主記憶に格納しておく必要がなく、その分主記憶の容量に余裕ができ、主記憶を有効利用できる。また、CPUがアドレス計算の処理で独占されないため、CPUを合理的に用いることができる。

【0035】◇第2実施例

次に、この発明の第2実施例について説明する。図13は、この発明の第2実施例である画像表示装置のアドレス変換器の処理概要を説明する図である。この第2実施例が第1実施例と大きくこととなるところは、論理アドレ

スから物理アドレスを作成するときに、割り算を行わないで、2のべき乗分の1の足し算を行うようにした点である。同図において、項0から項4までのそれぞれの項は、単位が4ビットである。上述したように、図10の論理アドレスLAの08ビットから19ビットまでの数を、3の数で割り、その商を物理アドレスPAに入れる処理②を、割り算で行うのではなく、2のべき乗分の1の足し算による近似計算を行う。すなわち、図13のように、論理アドレスLAの08ビットから19ビットまでの数を、2ビットずつシフトし、これを6回繰り返すことにより、結果的に2のべき乗の近似計算をすることになる。同図は、2ずつシフトしていく様子を示している。この結果、

$$1/3 \rightarrow (1/4) + (1/16) + (1/64) + (1/256) + (1/1024) + (1/4096)$$

となり、ほぼ3で割ったことになる。

【0036】この処理をするために、図9の割算回路62の代わりに、図示しないシフト回路を用いる。なお、この実施例において、2の偶数のべき乗を用いたのは、誤差が大きくなるからである。6回のシフト処理が終了した段階で、小数部の項3が0、上記余り生成回路63（図9）で検出される余りを「0」、11～15のときは、上記余り生成回路63で検出される余りが「0」で項2に「1」を桁上げし、項3が1～5のときは、余りを「1」、項3が6～10のときは、余りを「2」とする。この第2実施例の構成によれば、割り算を用いることなくアドレス計算できるので、その割り算を用いない分、第1実施例の構成のものよりも、高速に演算できる。

【0037】以上、この発明の実施例を図面により詳述してきたが、具体的な構成はこの実施例に限られるものではなく、この発明の要旨を逸脱しない範囲の設計の変更等があってもこの発明に含まれる。例えば、上述の実施例においては、ディスプレイメモリのアドレスと横長画面のドットの表示位置、及びディスプレイメモリのアドレスと縦長画面のドットの表示位置が図5、図6で示すように対応しているが、何もこれらの図で示す対応に限定されるものではなく、横長画面のドットの表示位置が図6の縦長画面のアドレスが対応していても良いし、縦長画面のドットの表示位置が図5の横長画面に対応していても良い。さらに、上述の実施例においては、横長画面や縦長画面を、1台のディスプレイ装置に備えるものとして説明したが、これに限らず、横長画面を有する専用ディスプレイ装置と、縦長画面を有する専用ディスプレイ装置の2台のディスプレイ装置を用いて、使用者の好みにより使い分けても良い。この場合、2台の専用ディスプレイ装置におけるディスプレイメモリのアドレスと画面の表示位置との対応は、上述した1台のディスプレイ装置におけるディスプレイメモリのアドレスと画面の表示位置との対応と同じである。

【0038】また、上述した画像表示装置において、横長画面や縦長画面に応じて、論理アドレス又は計算された物理アドレスのいずれかを切替器で選択する場合、その選択の判断をCPUにより行っているが、その選択の判断を制御回路で行うようにしても良い。また、上述したように、アドレス変換回路により、論理アドレスから物理アドレスを計算する方法は、第1実施例及び第2実施例による方法に限られるものではなく、アドレスの計算結果が同じであり、かつ、計算処理の速度が速ければ、どのような方法を用いても良い。

【0039】

【発明の効果】以上、説明したように、この発明の構成によれば、横長画面から縦長画面又は縦長画面から横長画面に表示する場合に、画像制御部から上記画像記憶部に指定された第1のアドレスから、表示後の横長画面又は縦長画面の画面の表示位置と一致する第2のアドレスを、画像制御部による計算を行わないで生成できる縦横表示機能を有するので、画像制御部によるアドレス計算の必要がなくなり、そのアドレス計算の処理にかかる時間が節約できるため、横長画面から縦長画面又は縦長画面から横長画面に表示するときの画面への図形や文字の描画速度が速くなる。また、画像制御部によるアドレス計算の必要がないため、そのアドレス計算する複雑なソフトウェアを常時、主記憶に格納しておく必要がなく、その分主記憶の容量に余裕ができ、主記憶を有効利用できる。

【図面の簡単な説明】

【図1】この発明の第1実施例である画像表示装置の概略回路構成を示す回路ブロック図である。

【図2】同画像表示装置で、カラーパレットを使用しない場合におけるCRT表示部の画面とディスプレイメモリのアドレスとの関係を示す図である。

【図3】同ディスプレイ装置の画面に、文字や図形の画像データであるビットマップデータがどのように表示されるのかということを説明する図である。

【図4】同ディスプレイ装置が、カラーパレットを使用した256色のモードの場合に、ディスプレイ装置とディスプレイメモリとの関係を示す図である。

【図5】同ディスプレイ装置の横長画面の表示位置とディスプレイメモリとの関係を示す図である。

【図6】同ディスプレイ装置の縦長画面の表示位置とディスプレイメモリとの関係を示す図である。

【図7】同ディスプレイ装置の画面の表示位置とCPU側から見たディスプレイメモリのアドレスとの関係を示す図であり、同図(a)は、横長画面におけるアドレスを縦長画面用に配列した場合の図、同図(b)は、縦長画面における同アドレスと画面の表示位置との関係を示す図である。

【図8】同ディスプレイ装置におけるアドレス変換の処理を説明するフローチャートである。

【図 9】 同画像表示装置におけるアドレス変換器及び切替器の概略回路構成を示す回路ブロック図である。

【図 10】 同画像表示装置において、CPUからディスプレイメモリに指定された論理アドレスを物理アドレスに変換する場合の手順を示す図である。

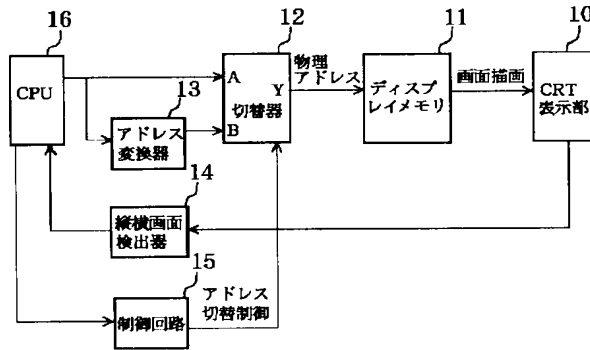
【図 11】 同画像表示装置において、論理アドレスから物理アドレスを作成する一例を示す図である。

【図 12】 同画像表示装置において、論理アドレスから物理アドレスを作成する処理を示すフローチャートである。

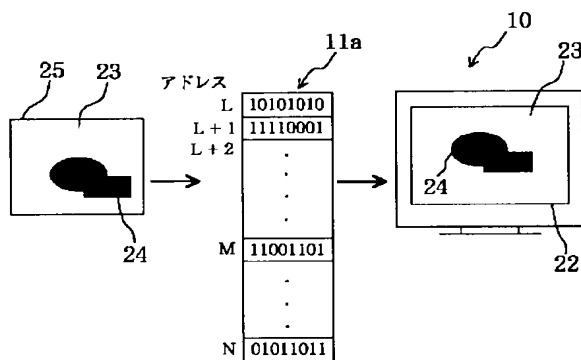
【図 13】 この発明の第 2 実施例である画像表示装置のアドレス変換器の処理概要を説明する図である。

【図 14】 従来のディスプレイ装置において、横長画面及び縦長画面に直線を描画する処理について説明する図

【図 1】



【図 3】

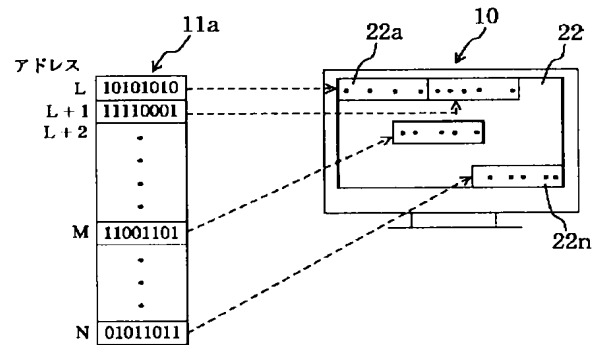


であり、同図 (a) は横長画面に描画を示す図、同図 (b) は縦長画面に描画を示す図である。

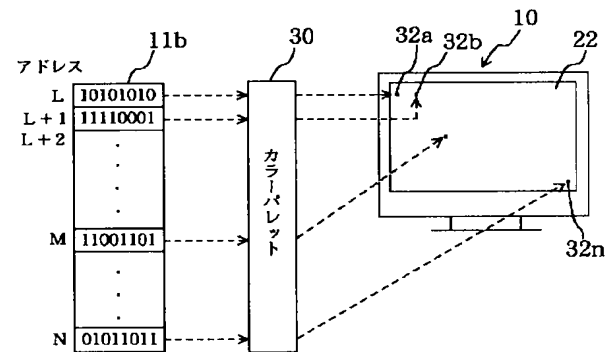
【符号の説明】

- 10 CRT表示部 (表示部)
- 11 ディスプレイメモリ (画像記憶部)
- 12 切替器 (選択手段)
- 13 アドレス変換器 (変換手段)
- 15 制御回路 (選択制御手段)
- 16 CPU (画像制御部)
- 10 60 アドレス変換回路 (変換手段)
- 61 反転回路 (反転手段)
- 62 割算回路 (割算手段)
- 63 余り生成回路 (余り生成手段)

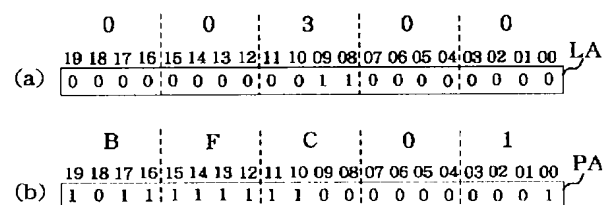
【図 2】



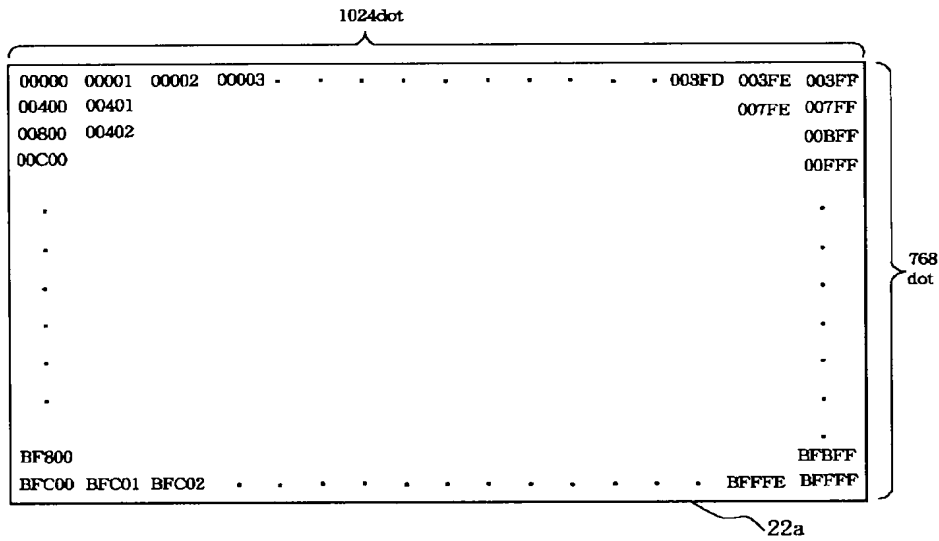
【図 4】



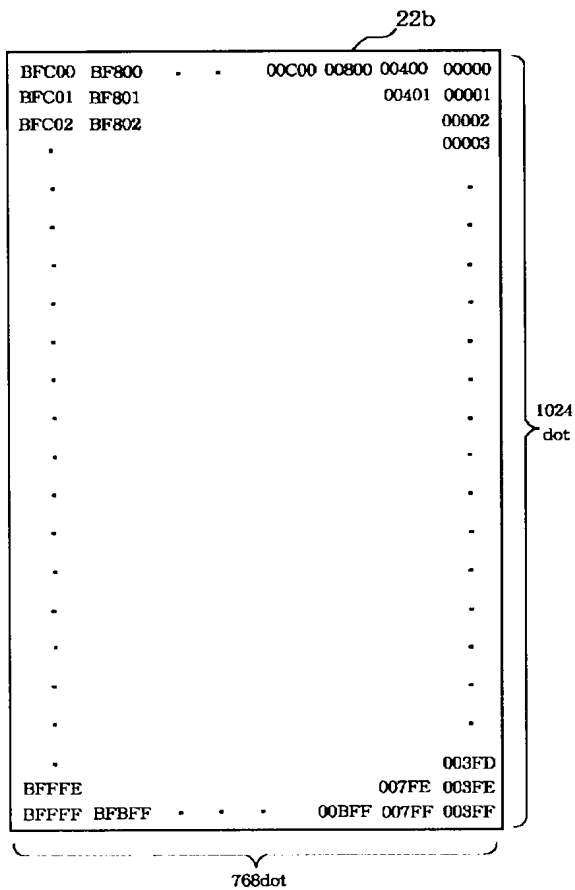
【図 11】



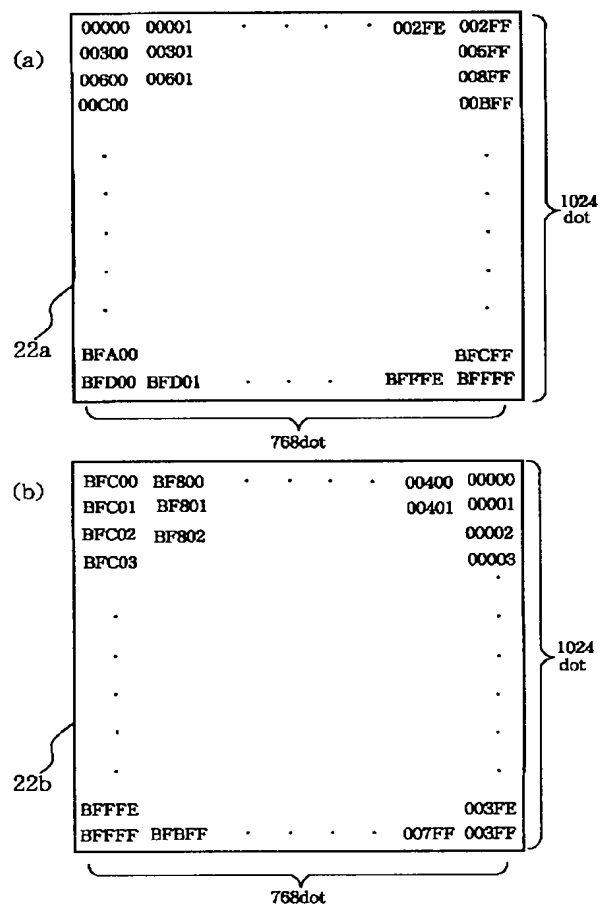
【図 5】



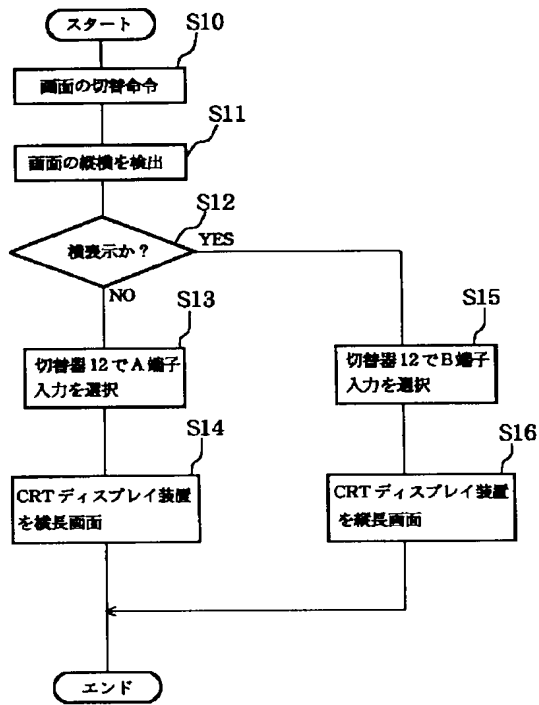
【図 6】



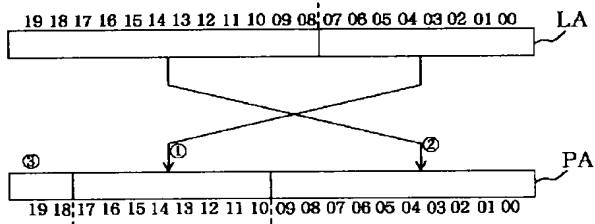
【図 7】



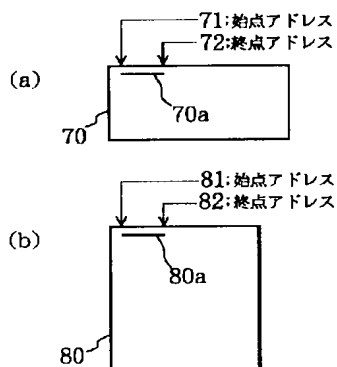
【図 8】



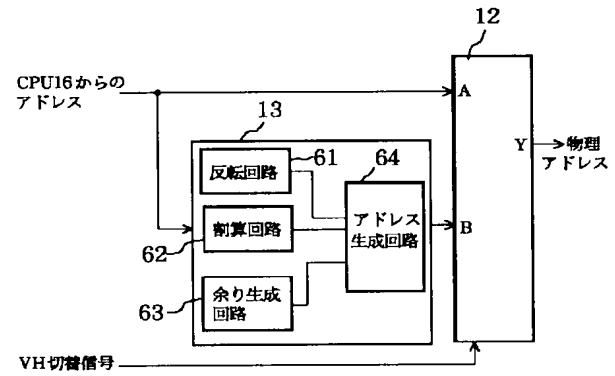
【図 10】



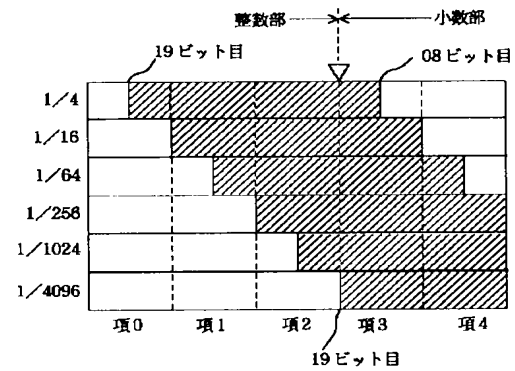
【図 14】



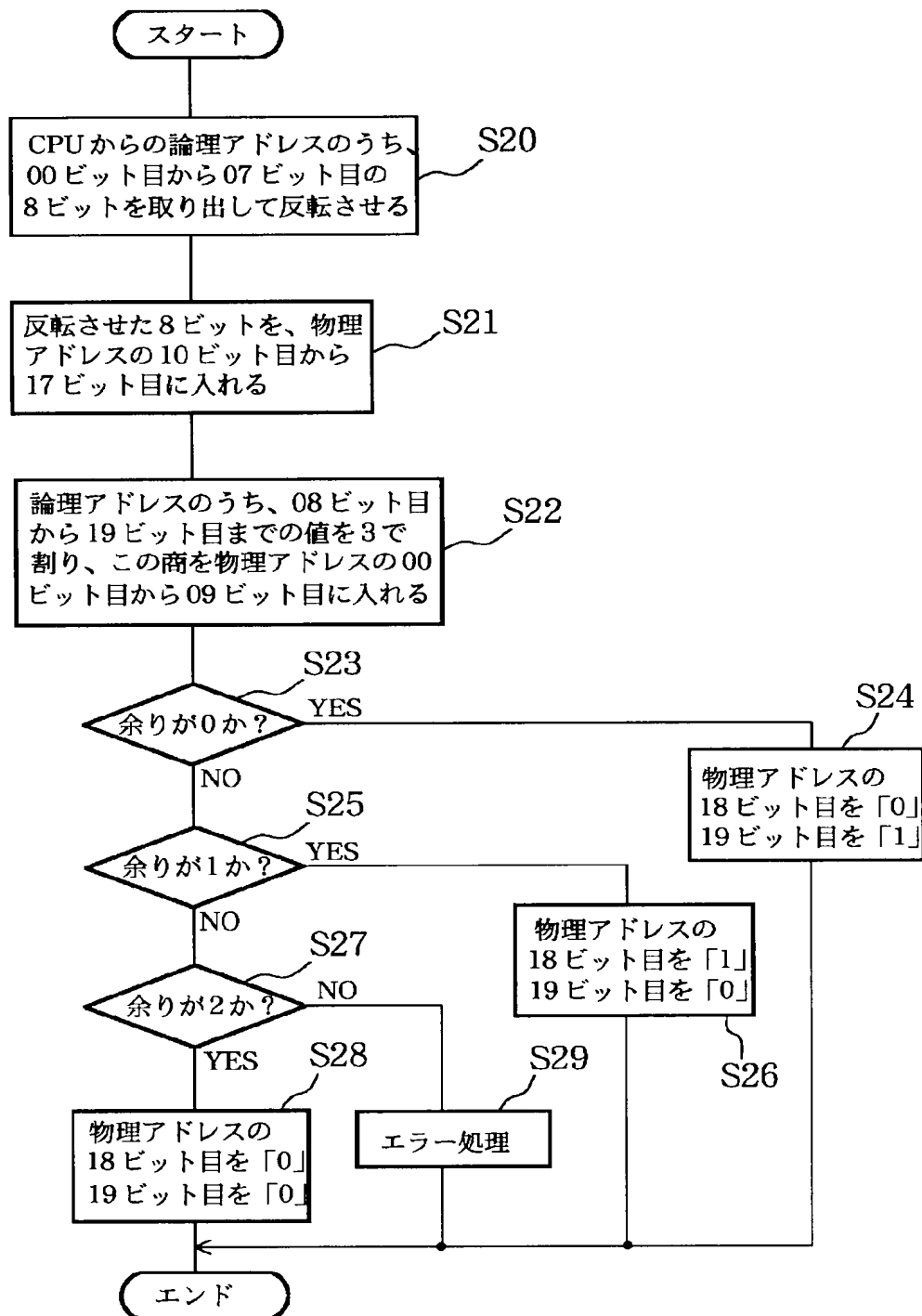
【図 9】



【図 13】



【図 12】



フロントページの続き

(51) Int. Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
G O 6 T 3/60				
H O 4 N 5/64	5 8 1	M		